

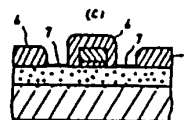
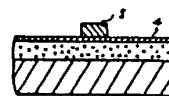
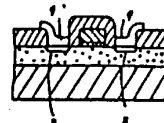
JP 361,6885 A
JUL 1986

(54) POLYCRYSTALLINE SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

- (11) 61-156885 (A) (43) 16.7.1986 (19) JP
(21) Appl. No. 59-276363 (22) 28.12.1984
(71) FUJITSU LTD (72) YOSHIMI SHIOTANI
(51) Int. Cl. H01L29/78, H01L21/28, H01L27/12, H01L29/54

PURPOSE: To enable the production of fine-pattern transistors by a method wherein an SiN_x film is thermally oxidized into a gate insulation film of SiO_2 , and source/drain regions are formed by ion implantation after formation of a tungsten layer on the polycrystalline Si surface.

CONSTITUTION: Said SiN_x film is thermally oxidized into an SiO_2 film 4, thus forming a poly Si gate electrode 5. The whole surface being coated with an SiO_2 film 6, windows are opened at the source/drain regions, tungsten layers 7 are formed by the reaction of tungsten hexafluoride with silicon. The source/drain regions 8 are formed under the tungsten layers 7 by As ion implantation. Finally, source-drain connection wirings 9 are formed, and a poly Si transistor is produced. Since impurities are thermally diffused only in a small area, the source-drain distance can be reduced.



257/66, 75, 412, 757

② 公開特許公報 (A) 昭61-156885

③ Int. Cl.

識別記号

庁内整理番号

④ 公開 昭和61年(1986)7月16日

H 01 L 29/78
21/28
27/12
29/54

8422-5F
7638-5F
7514-5F

審査請求 未請求 発明の数 2 (全4頁)

⑤ 発明の名称 多結晶半導体装置とその製造方法

⑥ 特 願 昭59-276363

⑦ 出 願 昭59(1984)12月28日

⑧ 発 明 者 塩 谷 善 英 川崎市中原区上小田中1015番地 富士通株式会社内

⑨ 出 願 人 富士通株式会社 川崎市中原区上小田中1015番地

⑩ 代 理 人 弁理士 松岡 宏四郎

明 細 書

1. 発明の名称

多結晶半導体装置とその製造方法

2. 特許請求の範囲

(1) 多結晶シリコン層の表面又は該多結晶シリコン層と基板との界面にゲート絶縁膜を介してゲート電極が形成され、該ゲート領域に隣接する多結晶シリコン領域の表面に、オーミック或いは略オーミックな特性を持つ金属電極が形成されていることを特徴とする多結晶半導体装置。

(2) 前記ゲート絶縁膜及びゲート電極は多結晶シリコン層の表面側に形成されていることを特徴とする特許請求の範囲第1項記載の多結晶半導体装置。

(3) 前記ゲート絶縁膜及びゲート電極は多結晶シリコン層と単結晶シリコン基板の界面に形成されていることを特徴とする特許請求の範囲第1項記載の多結晶半導体装置。

(4) 前記オーミック或いは略オーミックな特性を持つ金属電極の材料がタングステンシリサイドで

あることを特徴とする特許請求の範囲第1項乃至第3項に記載の半導体装置。

(5) 多結晶シリコン層の表面又は該多結晶シリコン層と基板との界面にゲート絶縁膜及びゲート電極を形成する工程と、該ゲート領域に隣接する多結晶シリコン領域の表面に選択的に高融点金属のシリサイドを形成する工程とを含むことを特徴とする多結晶半導体装置の製造方法。

(6) 前記ゲート領域に隣接する多結晶シリコン領域の表面に選択的に高融点金属のシリサイドを形成する工程を実施した後、前記多結晶シリコン層とは反対の導電型の不純物をイオン注入する工程とを含むことを特徴とする特許請求の範囲第5項記載の多結晶半導体装置の製造方法。

(7) 前記多結晶シリコン層の表面にゲート絶縁膜を形成する工程が、前記多結晶シリコン層の表面に化学気相成長法によって増殖した窒化シリコンを熱酸化して二酸化シリコン皮膜を形成するものであることを特徴とする特許請求の範囲第5項乃至第6項に記載の多結晶半導体装置の製造方法。

(8) 前記多結晶シリコン領域の裏面に選択的に高融点金属のシリサイドを形成する工程が、6 弗化タングステンとシリコンの反応によって前記多結晶シリコン領域の表面にタングステン原子を析出する工程を含むものであることを特徴とする特許請求の範囲第5項乃至第7項に記載の多結晶半導体装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は3次元集積回路等に能動素子として利用される多結晶絶縁ゲート電界効果トランジスタの構造および製造方法に関するものである。

集積回路は通常、単結晶半導体基板の表面に各種の素子を2次元的に配置して形成されるが、近年、より高密度の集積を実現する方法として3次元配置が考えられている。その場合、第2層目以上の素子形成層は多結晶シリコン（以下、ポリシリ）層或いはアモルファスシリコン層を単結晶化したものを利用することが考えられているが、ポリシリのみでトランジスタ等の素子を形成す

ポリシリを熱酸化して得た SiO_2 皮膜は、単結晶シリコンを熱酸化したものとは異なってリークが多く、ゲート絶縁膜の通常の膜厚である数百Å程度の厚みでは絶縁耐圧が低くて実用に耐えるものにはならない。

ソース/ドレイン領域の形成に熱拡散を利用したのでは、結晶粒界を避けての拡散が優先するので、微細な数値で拡散距離を制御することが不可能である。これはイオン注入後のアニールでも同じ事情にあり、トランジスタの寸法を縮小する上で大きな障害となっている。

(問題点を解決する手段)

上記問題点は、特許請求の範囲に記載された本発明の装置或いは方法によって解決されるものであるが、本発明は後述の実施例に従って要約すると、 SiN_x 皮膜を熱酸化して緻密な SiO_2 皮膜を形成してこれをゲート絶縁膜とし、6 弗化タングステンとシリコンの反応によって多結晶シリコン表面にタングステン層を形成した後、イオン注入を施してソース/ドレイン領域を強く形成することで、

ることが出来れば、工程数が減少するばかりでなく、単結晶化のための熱処理による既成素子の損傷も避けられるといった利点が生ずる。

ポリシリ層に形成した場合に実用可能な特性を得る見込のある能動素子としては、絶縁ゲート電界効果トランジスタが殆ど唯一のものであるが、各種素子にも良好なゲート絶縁膜の形成や、ソース、ドレイン間のリーク抑止等、解決すべき問題が多く残されている。なお、以下の本明細書ではポリシリ層に形成した絶縁ゲート電界効果トランジスタをポリシリトランジスタと称する。

(従来の技術)

従来提案されているポリシリトランジスタの構造は、通常のMOSトランジスタの単結晶シリコン領域をポリシリで代替したものである。従ってその形成に於いては、ゲート絶縁膜はポリシリ層の表面を熱酸化して形成し、ソース/ドレイン領域は反対導電型の不純物を拡散して形成することが行われる。

(発明が解決しようとする問題点)

微細パターンのトランジスタを実現したものである。

(作用)

本発明に於いては、ゲート絶縁膜にリークが無く、ソース/ドレインが極めて浅く形成されることから、特性の優れた微細なポリシリトランジスタが実現する。

(発明の実施例)

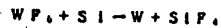
第1図は本発明の第1の実施例の工程を示す断面図で、以下、該断面を参照しながら本実施例を説明する。

まず、基板1の上に約4000Åの厚さにp型不純物を含むポリシリ層2を増積する。基板の表面は単結晶シリコンであってもよいし、形成された各種の素子を被覆する絶縁皮膜であってもよい。ポリシリ層の増積には化学気相成長法(CVD法)或いはスパッタリング等種々の方法が利用出来る。不純物濃度は形成せんとするトランジスタの特性に応じて適宜選択されるが、例えばシート抵抗で100Ω/□程度の

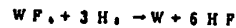
ポリシリウム層上に通常のCVD法またはプラズマCVD法によって500ÅのSiN₂膜3を被着する。図4には此の状況が示されている。

次いで、該SiN₂膜を熱酸化してSiO₂皮膜4に変換し、ポリシリウムゲート電極5を形成する(図5)。

全面をSiO₂膜6で被覆し、ソース/ドレイン領域に窓を開け、6酸化タングステンとシリコンの反応によって多結晶シリコン表面にタングステン原子を析出させる。この反応は次のようなものである。



ここで析出したタングステン原子層はポリシリウム表面との間にオーミック接合は弱い整流性の接合を形成する。厚さは1000Å或いはそれ以上が必要であるが、上記反応による増殖は初めだけとし、後は



なる反応によって、より速やかな増殖を進行させてもよい(図6)。

第2図は本発明の第2の実施例を示す断面図で、以下、該断面を参照しながら本実施例を説明する。

本実施例ではゲート電極5はポリシリウム層2の下方に存在する層1の中に設けられる。このゲート電極は単結晶に形成された拡散領域であってもよく、絶縁層に埋め込まれたドーパントポリシリウムの如き導体層であってもよい。その上に第1の実施例に於けると同様、SiN₂膜を熱酸化してSiO₂膜4を形成し、更にポリシリウム層2を増殖する。該ポリシリウム層の抵抗率や厚みは第1の実施例と同じでよいが、nチャネルのトランジスタを形成する場合にはp型の不純物を添加したものとする(図4)。

以下図4に示す如く、SiO₂膜6を被着して窓を開け、タングステンのコンタクト層7と接続配線9を、第1の実施例と同じ方法で形成して、本実施例のポリシリウムトランジスタが出来上がる。本実施例のトランジスタは、第1の実施例に於いてイオン注入を実施しないものに相当し、動作モードはデプリーション型である。

(発明の効果)

本実施例ではこのあと図4に示す如く、Asのイオン注入を行ってタングステン層の下にソース/ドレイン領域8を形成する(図4)。この時の加速電圧はごく低いものとし、Asイオンの分布中心がポリシリウム層とタングステン層の界面近傍になるように設定する。

本実施例では、ポリシリウム層と反対導電型のソース/ドレイン領域を形成したが、このような領域を形成することなく、タングステン電極を形成しただけの構造のものも、電界効果トランジスタとして動作させることが出来る。これは、単結晶に形成したメタルSDトランジスタと呼ばれるものに対応する。この場合、nチャネルのトランジスタを形成する時にはp型のポリシリウム層を使用することになり、また、動作モードはデプリーション型となる。

最後にソース、ドレインの接続配線9を形成して、ポリシリウムトランジスタの形成工程が終了する。この配線導体は上記の如きWF₆の還元によるWであってもよく、Ti、Al等であっても良い。

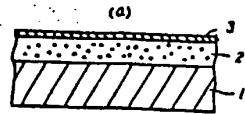
本発明のポリシリウムトランジスタでは、不純物の熱拡散が僅かしに行われぬか或いは全く行われぬので、ソース、ドレイン間の距離を小さくすることが可能であり、ゲート絶縁膜の耐圧が優れているので、素子の特性が良好である。

4. 図面の簡単な説明

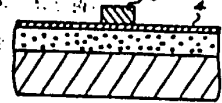
第1図、第2図は夫々本発明の第1、第2の実施例の製造工程を示す断面図であって、図に於いて

- 1は基板
- 2はポリシリウム層
- 3はSiN₂膜
- 4はSiO₂ゲート絶縁膜
- 5はゲート電極
- 6はSiO₂膜
- 7はタングステン層
- 8はソース/ドレイン領域
- 9は配線導体である。

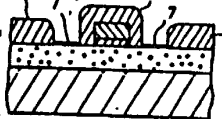
第1圖



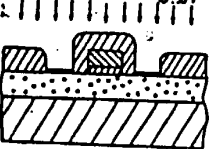
(b)



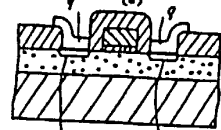
(c)



(d)

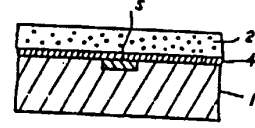


第1圖

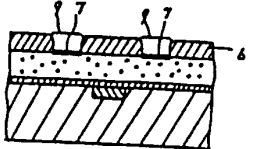


第2圖

(a)



(b)



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.